3-1

(19)日本国特許庁（ＪＰ）　(12) **公開特許公報**（Ａ）　(11)特許出願公開番号

特開平9－204231

(43)公開日　平成９年(1997)８月５日

(51)Int.Cl.^{6}	識別記号	庁内整理番号	ＦＩ	技術表示箇所
Ｇ０５Ｆ　1/56	３３０	4237－5H	Ｇ０５Ｆ　1/56	３３０Ｃ
Ｂ６０Ｒ　16/02	６７０		Ｂ６０Ｒ　16/02	６７０Ｓ
Ｈ０３Ｋ　17/16		9184－5K	Ｈ０３Ｋ　17/16	Ｈ

審査請求　未請求　請求項の数４　ＯＬ　（全 ６ 頁）

(21)出願番号　特願平8－10784

(22)出願日　平成８年(1996)１月25日

(71)出願人　395011665
株式会社ハーネス総合技術研究所
愛知県名古屋市南区菊住１丁目７番10号

(71)出願人　000183406
住友電装株式会社
三重県四日市市西末広町１番14号

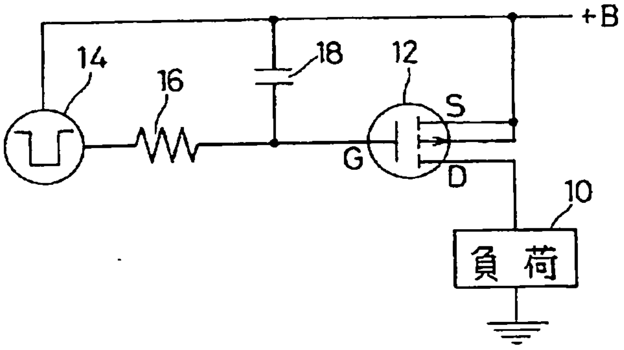
(71)出願人　000002130
住友電気工業株式会社
大阪府大阪市中央区北浜四丁目５番33号

(72)発明者　水野　史章
愛知県名古屋市南区菊住１丁目７番10号
株式会社ハーネス総合技術研究所内

(74)代理人　弁理士　小谷　悦司　（外３名）

(54)【発明の名称】　自動車用電力制御回路

(57)【要約】
【課題】　低廉かつコンパクトな構成で、ＰＷＭ制御による良好な電力制御をしながら、ノイズを抑制する。
【解決手段】　電源と負荷１０との間にＦＥＴ１２を設けるとともに、所定デューティ比をもつパルス信号を作成して上記ＦＥＴ１２のゲートへ出力するゲート信号作成手段１４を備える。さらに、このゲート信号作成手段１４から上記ゲートへ至るまでの回路中にコンデンサ１８を接続し、このコンデンサ１８の作用によってゲート電圧の時間変化率を低下させ、ＦＥＴ１２のソース－ドレイン間を流れる電流の増減を緩やかにする。



【特許請求の範囲】

【請求項１】　自動車における電源と負荷との間に設けられ、上記電源から負荷に供給される電力を制御するための自動車用電力制御回路において、ソース、ドレインのいずれか一方が上記電源に接続され、他方が上記負荷に接続される電界効果トランジスタと、設定されたデューティ比をもつパルス信号を作成して上記電界トランジスタのゲートへ出力するゲート信号作成手段とを備えるとともに、このゲート信号作成手段から上記ゲートに至る回路の途中に、ゲート電圧の時間変化率を低下させるコンデンサを接続したことを特徴とする自動車用電力制御回路。

【請求項２】　請求項１記載の自動車用電力制御回路において、上記ゲート信号作成手段から上記ゲートに至るまでの回路の抵抗Ｒ（Ω）と上記コンデンサの静電容量Ｃ（Ｆ）との積ＲＣを１×１０$^{-7}$以上１×１０$^{-3}$以下としたことを特徴とする自動車用電力制御回路。

【請求項３】　請求項１または２記載の記載の自動車用電力制御回路において、上記ゲート信号作成手段により作成されるパルス信号の周波数を５０Ｈｚ以上としたことを特徴とする自動車用電力制御回路。

【請求項４】　請求項１～３のいずれかに記載の自動車用電力制御回路において、上記電界効果トランジスタとしてＭＯＳ電界効果トランジスタを備えるとともに、上記ゲート信号作成手段により作成されるパルス信号の周波数を５０００Ｈｚ以下としたことを特徴とする自動車用電力制御回路。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、自動車における電源と負荷との間に設けられ、パルス幅変調（Pulse Width Modulation；以下、ＰＷＭと称する。）によって、上記電源から負荷に供給される電力を制御する自動車用電力制御回路に関するものである。

【０００２】

【従来の技術】従来、自動車に搭載されるランプの調光やモータ回転数の調節を行う手段として、これらのランプやモータすなわち負荷とその電源との間に可変抵抗を設け、その抵抗値を変化させるといった手段が一般に知られている。しかし、この手段では上記抵抗のエネルギーロスが大きく、消費電力節減の大きな妨げとなるとともに、上記抵抗からの発熱によって他の回路素子等に悪影響を与えるおそれもある。

【０００３】そこで、このような抵抗値の制御に代わる手段として、ＰＷＭ制御が脚光を浴びている。このＰＷＭ制御を行うための回路の一例を図５に示す。図において、電源（＋ＢＶのバッテリー）と負荷１０との間に電界効果トランジスタ（FieldEffect Transistor；以下、ＦＥＴと称する。）１２が設けられている。図例では、ＦＥＴ１２としてｐチャネルＭＯＳＦＥＴが用いられており、そのソース及びゲートに上記バッテリーが接続され、ドレインに負荷１０が接続されるとともに、上記ゲートとバッテリーとの間にゲート信号作成手段１４が設けられている　このゲート信号作成手段１４は、発振器等からなり、上記バッテリーからＦＥＴのゲートに印加される電圧を＋Ｂとそれよりも低い電圧との間でパルス状に周期的に変化させる（すなわち設定周波数をもつパルス信号をゲートに入力する）ように構成されている。

【０００４】この回路では、ゲート電圧がソース電圧よりも所定値以上低い場合にのみ、ＦＥＴ１２のソースとドレインとの間に電流が流れ、負荷１０に電力が供給される。従って、ゲート信号作成手段１４で作成されるパルス信号のデューティ比を調節することにより、負荷１０の通算通電時間を制御（換言すればバッテリーから負荷１０に供給される電力量を制御）できる。

【０００５】このようなＰＷＭ制御を用いれば、可変抵抗を用いる場合のように著しいエネルギーロスや発熱を伴うことなく、車載のランプ調光やモータ回転数調節をすることができる。

【０００６】

【発明が解決しようとする課題】上記図５に示した回路の近くにラジオ等の電気機器を設けると、この機器にノイズが発生することが確認されている。その要因として、回路内で発生する急激な電流の増減が挙げられる。

【０００７】すなわち、上記回路では、ゲートに略矩形状の波形をもつパルス信号が入力されるため、これに対応して、ソース－ドレイン間を通じて負荷１０に流れ込む電流も急峻に増減し、この回路の近傍に配置された機器に電磁誘導によってパルス状のノイズを引き起こすこととなる。

【０００８】従来、このようなノイズ発生の対策として、次のようなものが講じられている。

【０００９】①　回路が組付けられたプリント回路基板の裏面にグランド層を設ける。

【００１０】②　電線の周囲に金属メッシュや半導電樹脂層等からなる遮蔽層を設けたり、負荷から往来する電線をツイストペアとしたりすることにより、電線からのノイズを抑制する。

【００１１】しかし、①の手段では、基板上に組付けられた回路によって励起されるノイズは抑制できるものの、上記基板に電線が接続されている場合、この電線内を流れる電流の急峻な増減に起因するノイズ発生を抑制することはできない。

【００１２】これに対し、②の手段では、上記電線からのノイズを抑制できるが、上記遮蔽層の付設やツイストペア電線の設置によって構造が複雑化、大型化する欠点があり、特に、ワイヤーハーネスのように多種多様の電線が組み合わされながら狭い空間に配線される部位への適用は極めて困難である。また、システム全体のコストアップも免れ得ない。

【００１３】

【課題を解決するための手段】本発明は、上記課題を解決すべくなされたものであり、自動車における電源と負荷との間に設けられ、上記電源から負荷に供給される電力を制御するための自動車用電力制御回路において、ソース、ドレインのいずれか一方が上記電源に接続され、他方が上記負荷に接続されるＦＥＴと、設定されたデューティ比をもつパルス信号を作成して上記ＦＥＴのゲートへ出力するゲート信号作成手段とを備えるとともに、このゲート信号作成手段から上記ゲートに至る回路の途中に、ゲート電圧の時間変化率を低下させるコンデンサを接続したものである。

【００１４】この回路によれば、上記ゲート信号作成手段で急峻な電圧変化をもつパルス信号が作成されても、このゲート信号作成手段とＦＥＴのゲートとの間に設けられたコンデンサの作用により、ゲート電圧の時間変化率が低減され、当該ゲート電圧は比較的緩やかに立ち上がり、また立ち下がる。従って、このＦＥＴのソース－ドレイン間を流れる電流も緩やかに増減し、当該電流の急峻な増減に起因するノイズの発生が有効に抑制される。

【００１５】上記ゲート電圧の時間変化率は、上記ゲート信号作成手段から上記ゲートに至るまでの回路の抵抗Ｒ（Ω）と上記コンデンサの静電容量Ｃ（Ｆ）との積ＲＣで決定される時定数に依存する。従って、この積ＲＣの設定により、ゲート電圧の変化特性を自由に調節することができる。具体的に、上記のノイズ低減作用を十分に得るには、上記の積ＲＣを１×１０$^{-7}$以上に設定することが好ましい。ただし、この積ＲＣが過大であると、ゲート電圧の変化が著しく遅くなり、良好なＰＷＭ制御ができなくなるので、上記積ＲＣは１×１０$^{-5}$以下に設定するのが好ましい。

【００１６】上記パルス信号の周波数は適宜設定すればよいが、この周波数が過度に低いと、負荷の作動状態が円滑でなくなるため、この周波数は５０Ｈｚ以上とするのが、より好ましい。

【００１７】上記ＦＥＴとしては、種々のものを用いることができるが、安価でしかも比較的高い耐電圧性能をもつＭＯＳＦＥＴが好適である。このＭＯＳＦＥＴをゲート信号のオンオフに追従させて良好なＰＷＭ制御を実現するには、上記パルス信号の周波数を５０００Ｈｚ以下に設定すればよい。

【００１８】

【発明の実施の形態】本発明の第１の実施の形態を図１に基づいて説明する。

【００１９】同図において、電源（＋ＢＶのバッテリー）と、アース接続された負荷１０との間に、ＦＥＴ１２が設けられている。図例では、前記図５に示した回路と同様、ＦＥＴ１２としてｐチャネルＭＯＳＦＥＴが用いられており、そのソース及びゲートに上記バッテリーが接続され、ドレインに負荷１０が接続されるとともに、上記ゲートとバッテリーとの間にゲート信号作成手段１４が設けられている。このゲート信号作成手段１４も、前記図１に示したものと同様、発振器等からなり、上記バッテリーからＦＥＴ１２のゲートに印加される電圧を＋Ｂとそれよりも低い電圧との間でパルス状に周期的に変化させる（すなわち設定周波数をもつパルス信号をゲートに入力する）ように構成されており、このパルス信号のデューティ比は、手動もしくは図略の制御装置から入力される制御信号によって調節可能とされている。

【００２０】なお、図１に描かれた抵抗１６は、ゲート信号作成手段１４からＦＥＴ１２のゲートに至るまでの抵抗成分を象徴するものであり、必ずしもゲート信号作成手段１４と上記ゲートとの間に特別な抵抗器を組付けることを示唆するものではない。ただし、この部位に特別な抵抗器を設けることは自由である。

【００２１】この回路の特徴として、バッテリーとＦＥＴ１２のゲートとの間に、上記ゲート信号作成手段１４と並列にコンデンサ１８が配されている。すなわち、このコンデンサ１８は、上記ゲート信号作成手段１４から上記ゲートに至るまでの回路の途中に接続されている。

【００２２】次に、この回路の作用を説明する。ゲート信号作成手段１４は、バッテリーからの電圧供給を受けて、そのバッテリー電圧（＋ＢＶ）とそれよりも低い電圧との間で周期的に変化する略矩形状のパルス信号であって、設定されたデューティ比をもつパルス信号を作成し、ＦＥＴ１２のゲートに向けて出力する。一方、ＦＥＴ１２では、そのゲート電圧がソース電圧よりも所定値以上低い場合にのみ、ＦＥＴ１２のソースとドレインとの間に電流が流れ、負荷１０に電力が供給される。従って、上記パルス信号のデューティ比によって負荷１０の通算通電時間が決定され、バッテリーから負荷１０に供給される電力量が制御される。

【００２３】ここで、前記図５に示した従来回路では、ゲート信号作成手段１４で作成された略矩形状の波形をもつパルス信号がそのままゲートに入力されるが、図１に示した本発明の回路では、コンデンサ１８の作用によってゲート電圧の時間変化率が低減され、ゲート電圧は緩やかに立上り、また緩やかに立ち下がる。ソース－ドレイン間においては、上記ゲート電圧が所定の閾値電圧を超えると電流が流れ始めるが、上記ゲート電圧が上記閾値電圧に近い状態ではソース－ドレイン間の導通抵抗が高く、ゲート電圧と閾値電圧との差が大きくなるにつれて上記導通抵抗が低くなるので、上記のようにゲート電圧の変化が緩やかになるのに伴って、ソース－ドレイン間の電流の増減も緩やかになり、この電流の急峻な増減に起因するノイズが効果的に抑制されることとなる。

【００２４】具体的に、ゲート信号作成手段１４で作成されるパルス信号の最高電圧をＶｏとすると、実際にＦ

ＦＥＴ１２のゲートに入力される信号の立ち上がり当初の電圧Ｖ及び立ち下がり当初の電圧Ｖは次の（ａ）（ｂ）式でそれぞれ表される。

【００２５】

【数１】

$$V = V_o (1 - e^{-t/\tau}) \qquad \cdots (a)$$

$$V = V_o \cdot e^{-t/\tau} \qquad \cdots (b)$$

【００２６】ここでｔは、（ａ）式においては立ち上がり開始時点からの経過時間、（ｂ）式においては立ち下がり開始時点からの経過時間を示す。τは時定数であり、この時定数τが大きいほど、時間変化率の低減作用が著しくなる。この時定数τは、図１に示す抵抗１６の抵抗値Ｒとコンデンサ１８の静電容量Ｃの積ＲＣにより決定されるため、この積ＲＣの設定により所望の電圧変化特性を自由に得ることができる。具体的には、上記抵抗値Ｒの単位をΩ（オーム）、静電容量Ｃの単位をＦ（ファラッド）とした場合、上記積ＲＣの値をＣを１×１０^{7}以上に設定することにより、十分なノイズ抑制効果が得られることが確認されている。ただし、上記積ＲＣが過度に大きいと、ゲート電圧の立ち上がり及び立ち下がりが著しく遅れ、良好なＰＷＭ制御ができなくなるので、当該積ＲＣの値は１×１０^{5}以下に抑えるのが望ましい。

【００２７】ゲート信号作成手段１４で作成されるパルス信号の周波数については、自由に設定が可能であるが、負荷１０が車載用ランプやモータの場合、パルス周波数が過度に低いとランプ光のちらつきが目につき、またモータにより駆動される物体（ウインドガラス等）の動きがぎこちなくなるので、本発明にかかる自動車用電力制御回路では、上記周波数を５０Ｈｚ（より好ましくは８０Ｈｚ）以上に設定することが好ましい。

【００２８】逆に、この周波数が過度に高いと、ゲート信号の変化にＦＥＴ１２が追従できず、良好なＰＷＭ制御ができなくなるおそれがあるが、上記周波数を５０００Ｈｚ以下（より好ましくは１０００Ｈｚ以下）に設定すれば、ＦＥＴ１２として比較的安価なＭＯＳＦＥＴを用いても、ゲート信号の変化に十分追従でき、良好なＰＷＭ制御を実現できる。

【００２９】なお、図１にはエンハンスメント形のＭＯＳＦＥＴを示しているが、ディプレッション形のＭＯＳＦＥＴを用いても同様の効果が得られることはいうまでもない。

【００３０】第２の実施の形態を図２に示す。ここでは、ＦＥＴ１２にｎチャネルＭＯＳＦＥＴが用いられており、そのドレインにバッテリーが接続され、ソースに負荷１０が接続されている。ゲート信号作成手段１４はチャージポンプ２０を介して負荷１０とアースとの間に接続されており、上記チャージポンプ２０により、ＦＥＴ１２のソースとゲート信号作成手段１４の入力端との間に安定した電圧差が確保される。そして、これらチャージポンプ２０及びゲート信号作成手段１４と並列にコンデンサ１８が配されている。

【００３１】このような回路においても、ゲート信号作成手段１４で所定のデューティ比をもつパルス信号が作成され、ＦＥＴ１２のゲートへ出力されることにより、バッテリーからドレイン－ソース間を通じて負荷１０に流れ込む電流が制御されるとともに、コンデンサ１８の作用によって上記パルス信号の時間変化率が下げられ、ドレイン－ソース間を流れる電流の増減が緩やかにされることにより、この電流の増減に起因するノイズが効果的に抑制される。

【００３２】なお、本発明において、上記チャージポンプ２０は適宜省略が可能である。また本発明は、以上示した各形態の他、仕様に応じて種々の実施形態をとることが可能である。

【００３３】

【実施例】本発明者等は、図３に示す回路を用いて実験を行った。この回路の基本構成は前記図１に示した回路と同等であり、電源には１２Ｖの鉛蓄電池２２が用いられている。そして、この鉛蓄電池２２の正極にＦＥＴ１２のソース、ゲート信号作成手段１４、及びコンデンサ１８が接続され、負極に負荷１０が接続されており、鉛蓄電池２２の正極→ＦＥＴ１２のソース→ＦＥＴ１２のドレイン→負荷１０→鉛蓄電池２２の負極というループが形成されている。

【００３４】この回路において、コンデンサ１８の静電容量を１．０μＦ、抵抗１６の抵抗値Ｒを０．２Ωとしたもの（すなわち積ＲＣの値を２×１０^{7}としたもの）を実施例①とし、コンデンサ１８の静電容量を１．０μＦ、抵抗１６の抵抗値Ｒを１０Ωとしたもの（すなわち積ＲＣの値を１×１０^{5}としたもの）を実施例②とし、コンデンサ１８を省略して抵抗１６の抵抗値Ｒを０．２Ωとしたものを比較例とするとともに、各例におけるゲートへの入力信号及びドレインからの出力信号の波形をそれぞれ調べ、かつ、負荷１０と鉛蓄電池２２の負極とをつなぐ導体部分にラジオ２４を近づけてそのノイズ発生の有無を確認した。比較例における信号波形を図４（ａ）に、実施例①における信号波形を図４（ｂ）に、ノイズ発生の有無の確認結果を下記の表１に、それぞれ示す。

【００３５】

【表１】

	Ｃ(μF)	Ｒ(Ω)	ＦＭ帯域	ＡＭ帯域
実施例①	１．０	０．２	ノイズ無	ノイズ無
実施例②	１．０	１０	ノイズ無	ノイズ無
比較例	無	０．２	ノイズ有	ノイズ有

【００３６】上記表１に示されるように、比較例では両

帯域においてノイズが確認されている。これは、図４（ａ）の下段に示される略矩形状のパルス信号がそのままゲートに入力されるため、同図（ａ）の上段に示すようにドレイン電圧も急峻に増減し（特に電圧立ち上がりでは瞬間的に著しいパルスが発生している。）、これによってソース－ドレイン間を流れる電流にも急激な変動が生じ、上記ノイズを引き起こしているものと考察できる。

【００３７】これに対し、実施例１，２では、ＦＭ帯域、ＡＭ帯域の双方においてノイズが消去されている。これは、図４（ｂ）の下段に示されるように、コンデンサ１８の作用によってゲート電圧の立ち上がり及び立ち下がりが緩やかにされることに伴い、同図（ｂ）の上段に示されるドレイン電圧及びソース－ドレイン間の電流も緩やかに増減し、電流の急峻な増減に起因するノイズの発生が回避されているためであると考察できる。

【００３８】

【発明の効果】以上のように本発明は、ＰＷＭ制御用のゲート信号を作成するゲート信号作成手段からＦＥＴのゲートに至る回路の途中に、ゲート電圧の時間変化率を低下させるコンデンサを接続したものであるので、遮蔽層や特別な電線を用いない低廉かつコンパクトな構成で、良好なＰＷＭ制御を実行しながら、上記ＦＥＴのソース－ドレイン間における電流の急峻な増減に起因するノイズを抑制できる効果がある。

【００３９】ここで、上記ゲート信号作成手段から上記ゲートに至るまでの回路の抵抗Ｒ（Ω）と上記コンデンサの静電容量Ｃ（Ｆ）との積ＲＣを1×10^{-7}以上１×１０[illegible]以下に設定すれば、良好なＰＷＭ制御を実現しながら効果的なノイズ抑制ができる。

【００４０】また、上記ゲート信号作成手段で作成されるパルス信号の周波数を５０Ｈｚ以上にすれば、負荷の円滑な作動状態を確保することができる。

【００４１】また、上記周波数を５０００Ｈｚ以下に設定すれば、安価でしかも比較的高い耐電圧性能をもつＭＯＳＦＥＴを用いながら、良好なＰＷＭ制御を実現できる効果が得られる。

【図面の簡単な説明】

【図１】本発明の第１の実施の形態を示す回路図である。

【図２】本発明の第２の実施の形態を示す回路図である。

【図３】本発明の実施例を示す回路図である。

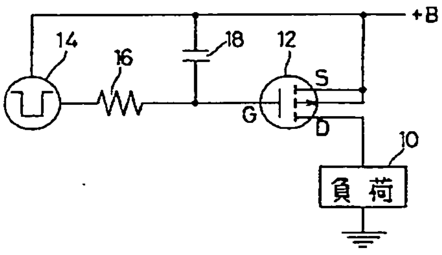
【図４】（ａ）は比較例にかかる電力制御回路でのゲート入力信号及びドレイン出力信号の波形を示した図、（ｂ）は本発明の実施例にかかる電力制御回路でのゲート入力信号及びドレイン出力信号の波形を示した図である。

【図５】従来の電力制御回路の一例を示す回路図である。

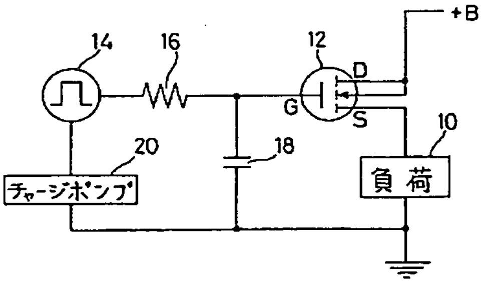
【符号の説明】

１０	負荷
１２	ＦＥＴ（電界効果トランジスタ）
１４	ゲート信号作成手段
１８	コンデンサ
２２	鉛蓄電池（電源）

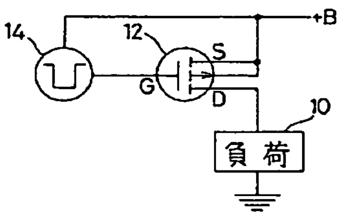
【図１】



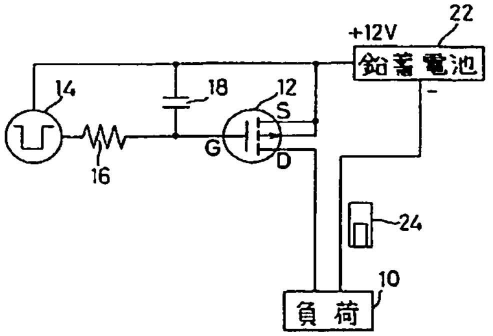
【図２】



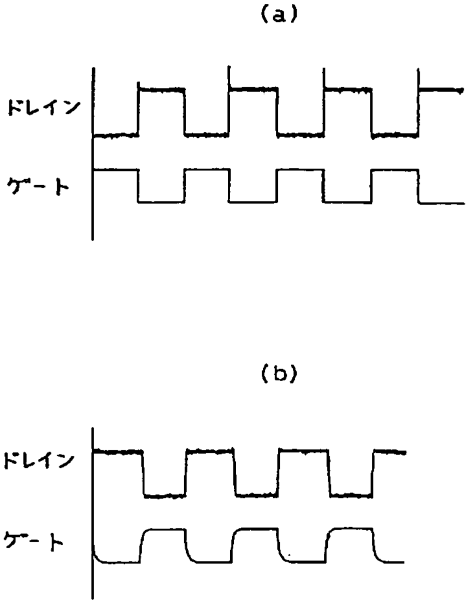
【図５】



【図3】



【図4】



3-2

[JP,09-204231,A]

[Claim(s)]

[Claim 1] In the power control circuit for automobiles for controlling the power which is formed between the power sources and loads in an automobile, and is supplied to a load from the above-mentioned power source The field-effect transistor by which the source or a drain is connected to the above-mentioned power source, and another side is connected to the above-mentioned load, While having a gate signal creation means to create a pulse signal with the set-up duty ratio, and to output to the gate of the above-mentioned electric-field transistor The power control circuit for automobiles characterized by connecting the capacitor to which the time amount rate of change of gate voltage is reduced in the middle of the circuit from this gate signal creation means to the above-mentioned gate.

[Claim 2] The power control circuit for automobiles characterized by making the product RC of the resistance R of a circuit until it reaches [from the above-mentioned gate signal creation means] the above-mentioned gate (omega), and the electrostatic capacity C of the above-mentioned capacitor (F) or less [1x10 to 7 or more] into 1x10 to five in the power control circuit for automobiles according to claim 1.

[Claim 3] The power control circuit for automobiles characterized by setting to 50Hz or more the frequency of the pulse signal created by the above-mentioned gate signal creation means in the power control circuit for automobiles of a publication according to claim 1 or 2.

[Claim 4] The power control circuit for automobiles characterized by setting to 5000Hz or less the frequency of the pulse signal created by the above-mentioned gate signal creation means in the power control circuit for automobiles according to claim 1 to 3 while having a metal oxide silicon field effect transistor as the above-mentioned field-effect transistor.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is prepared between the power sources and loads in an automobile, and relates to the power control circuit for automobiles which controls by Pulse Density Modulation (PWM is called below Pulse Width Modulation;.) the power supplied to a load from the above-mentioned power source.

[0002]

[Description of the Prior Art] Conventionally, as a means to perform modulated light of the lamp carried in an automobile, and accommodation of a motor rotational frequency, variable resistance is prepared between these lamps and motors, i.e., a load, and the power source of those, and, generally a means to change the resistance is known. However, with this means, while the energy loss of the above-mentioned resistance is large and serves as big hindrance of power consumption reduction, there is also a possibility of having a bad influence on other circuit elements etc. by generation of heat from the above-mentioned resistance.

[0003] Then, PWM control is in the limelight as a means replaced with control of such resistance. An example of the circuit for performing this PWM control is shown in drawing 5 . In drawing, the field-effect transistor (FET is called below FieldEffect Transistor;.) 12 is formed between the power source (dc-battery of +BV), and the load 10. In the example of drawing, while p channel MOS FET is used as FET12, the above-mentioned dc-battery is connected to the source and gate and a load 10 is connected to a drain, the gate signal creation means 14 is established between the above-mentioned gate and a dc-battery. this gate signal creation means 14 consists of an oscillator etc., and the electrical potential difference impressed to the gate of FET is periodically changed from the above-mentioned dc-battery in the shape of a pulse between +B and an electrical potential difference lower than it (that is, a pulse signal with a setting frequency is inputted into the gate) -- it is constituted like.

[0004] In this circuit, rather than a source electrical potential difference, beyond a predetermined value, only when low, a current flows [gate voltage] between the source of FET12, and a drain, and power is supplied to a load 10. Therefore, the total resistance welding time of a load 10 is controllable by adjusting the duty ratio of the pulse signal created with the gate signal creation means 14 (if it puts in another way, the electric energy supplied to a load 10 from a dc-battery will be controlled).

[0005] Mounted lamp modulated light and motor rotational frequency accommodation can be carried out without being accompanied by a remarkable energy loss and remarkable generation of heat like [in the case of using variable resistance], if such PWM control is used.

[0006]

[Problem(s) to be Solved by the Invention] If electrical machinery and apparatus, such as radio, are prepared near the circuit shown in above-mentioned drawing 5 , it is checked that a noise occurs to this device. As the factor, the change in the rapid current generated in a circuit is mentioned.

[0007] That is, in the above-mentioned circuit, since the pulse signal which has an abbreviation rectangle-like wave in the gate is inputted, corresponding to this, the current which flows into a load 10 through between a source-drain will also be fluctuated steeply, and electromagnetic induction will cause a pulse-like noise in the device arranged near this circuit.

[0008] Conventionally, the following is devised as a cure of such noise generating.

[0009] ** Prepare a grand layer in the rear face of a printed circuit board at which the circuit was attached.

[0010] ** Control the noise from an electric wire by preparing the shielding layer which consists of a metal mesh, a half-electric conduction resin layer, etc. in the perimeter of an electric wire, or making into a twisted pair the electric wire which comes and goes from a load.

[0011] However, with the means of **, although the noise excited by the circuit attached on the substrate can be controlled, when the electric wire is connected to the above-mentioned substrate, noise generating resulting from the steep change in a current which flows the inside of this electric wire cannot be controlled.

[0012] On the other hand, although the noise from the above-mentioned electric wire can be controlled with the means of **, while there is a fault which structure complicates and is enlarged and a variety of electric wires are together put especially by the attachment of the above-mentioned shielding layer, and installation of a twisted pair electric wire like wire harness, application to the part wired in narrow space is very difficult. Moreover, the cost rise of the whole system must have been escaped, either.

[0013]

[Means for Solving the Problem] In the power control circuit for automobiles for controlling the power which this invention is made that the above-mentioned technical problem should be solved, is formed between the power sources and loads in an automobile, and is supplied to a load from the above-mentioned power source While having a gate signal creation means for the source or a drain to be connected to the above-mentioned power source, to create FET by which another side is connected to the above-mentioned load, and a pulse signal with the set-up duty ratio, and to output to the gate of Above FET In the middle of the circuit from this gate signal creation means to the above-mentioned gate, the capacitor to which the time amount rate of change of gate voltage is reduced is connected.

[0014] According to this circuit, even if the pulse signal which has a steep electrical-potential-difference change with the above-mentioned gate signal creation means is created, the time amount rate of change of gate voltage is reduced according to the operation of a capacitor established between this gate signal creation means and the gate of FET, and the gate voltage concerned starts comparatively gently, and falls. Therefore, the flowing current also fluctuates between the source-drain of this FET gently, and generating of the noise resulting from the steep change in the current concerned is controlled effectively.

[0015] It depends for the time amount rate of change of the above-mentioned gate voltage on the time constant determined by the product RC of the resistance R of a circuit until it reaches [from the above-mentioned gate signal creation means] the above-mentioned gate (omega), and the electrostatic capacity C of the above-mentioned capacitor (F). Therefore, a gate change-of-potential property can be freely adjusted by setup of this product RC. Concretely, in order to fully acquire the above-mentioned noise reduction operation, it is desirable to set the above-mentioned product RC or more to 1x10 to seven. However, since the gate change of potential becomes it remarkably late that this product RC is excessive and good PWM control becomes impossible, as for the above-mentioned product RC, it is desirable to set or less to 1x10 to five.

[0016] Although what is necessary is just to set up the frequency of the above-mentioned pulse signal suitably, since the operating state of a load becomes less smooth when this frequency is too low, as for this frequency, it is more desirable to be referred to as 50Hz or more.

[0017] As the above FET, although various things can be used, MOSFET with the cheap and moreover comparatively high withstand voltage engine performance is suitable. What is necessary is just to set the frequency of the above-mentioned pulse signal as 5000Hz or less, in order to make this MOSFET follow turning on and off of a gate signal and to realize good PWM control.

[0018]

[Embodiment of the Invention] The gestalt of operation of the 1st of this invention is explained based on drawing 1 .

[0019] In this drawing, FET12 is formed between the power source (dc-battery of +BV), and the load 10 by which ground connection was carried out. In the example of drawing, while p channel MOS FET is used as FET12, the above-mentioned dc-battery is connected to the source and gate like the circuit shown in said drawing 5 and a load 10 is connected to a drain, the gate signal creation means 14 is established between the above-mentioned gate and a dc-battery. Like what also showed this gate signal creation means 14 to said drawing 1 , it consists of an oscillator etc., and it is constituted like and accommodation of the duty ratio of this pulse signal is enabled by the control signal whose electrical potential difference impressed to the gate of FET12 from the above-mentioned dc-battery is periodically changed in the shape of a pulse between +B and an electrical potential difference lower than it (that is, a pulse signal with a setting frequency is inputted into the gate) and which is inputted from the control unit of hand control or ****.

[0020] In addition, the resistance 16 drawn on drawing 1 symbolizes a resistance component until it reaches [from the gate signal creation means 14] the gate of FET12, and does not necessarily suggest attaching a resistor special between the gate signal creation means 14 and the above-mentioned gate. However, it is free to prepare a resistor special to this part.

[0021] As a description of this circuit, the capacitor 18 is arranged on the above-mentioned gate signal creation means 14 and juxtaposition between a dc-battery and the gate of FET12. That is, this capacitor 18 is connected in the middle of the circuit until it reaches [from the above-mentioned gate signal creation means 14] the above-mentioned gate.

[0022] Next, an operation of this circuit is explained. In response to the electrical-potential-difference supply from a dc-battery, the gate signal creation means 14 is an abbreviation rectangle-like pulse signal which changes periodically between the battery voltage (+BV) and an electrical potential difference lower than it, creates a pulse signal with the set-up duty ratio, and outputs it towards the gate of FET12. In one side and

FET12, rather than a source electrical potential difference, beyond a predetermined value, only when low, a current flows [the gate voltage] between the source of FET12, and a drain, and power is supplied to a load 10. Therefore, the total resistance welding time of a load 10 is determined, and the electric energy supplied to a load 10 from a dc-battery is controlled by the duty ratio of the above-mentioned pulse signal.

[0023] Here, conventionally which was shown in said drawing 5 , although a pulse signal with the wave of the shape of an abbreviation rectangle created with the gate signal creation means 14 in the circuit is inputted into the gate as it is, the time amount rate of change of gate voltage is reduced according to an operation of a capacitor 18, and gate voltage starts gently, and it falls gently in the circuit of this invention shown in drawing 1 . Although a current will begin to flow if the above-mentioned gate voltage exceeds predetermined threshold voltage between source-drains Since the above-mentioned flow resistance becomes low as the flow resistance between source-drains is high and the difference of gate voltage and threshold voltage becomes large in the condition with the above-mentioned gate voltage near the above-mentioned threshold voltage In connection with the gate change of potential becoming loose as mentioned above, the change in the current between source-drains also becomes loose, and the noise resulting from the steep change in this current will be controlled effectively.

[0024] When the maximum voltage of the pulse signal created with the gate signal creation means 14 is concretely set to Vo, the electrical potential difference V of the time of a standup of the signal actually inputted into the gate of FET12 and the electrical potential difference V of the time of falling are expressed with the following (a) and (b) type, respectively.

[0025]

[Equation 1]

$$V = V_0 (1 - e^{-t/\tau}) \quad \cdots (a)$$

$$V = V_0 \cdot e^{-t/\tau} \quad \cdots (b)$$

[0026] t starts in the (a) type, falls in the elapsed time from an initiation point in time, and the (b) type, and shows the elapsed time from an initiation point in time here. tau is a time constant, and a reduction operation of time amount rate of change becomes remarkable, so that this time constant tau is large. Since this time constant tau is determined by the product RC of the resistance R of resistance 16 shown in drawing 1 , and the electrostatic capacity C of a capacitor 18, it can acquire a desired electrical-potential-difference change property freely by setup of this product RC. When the unit of omega (ohm) and electrostatic capacity C is set to F (farad) for the unit of the above-mentioned resistance R, specifically, it is checked by setting C for the value of the above-mentioned product RC or more to 1x10 to seven that sufficient noise depressor effect is acquired. However, since the standup and falling of gate voltage are remarkable and delay and good PWM control become impossible when the above-mentioned product RC is too large, as for the value of the product RC concerned, it is desirable to hold down to 1x10 to five or less.

[0027] Although it can set up freely about the frequency of the pulse signal created with the gate signal creation means 14 Since a motion of the bodies (window glass etc.) for which a flicker of a lamp light takes lessons from an eye and which are driven by the motor becomes less awkward in the case of the lamp for mount, or a motor when a pulse frequency is too low, a load 10 It is desirable to set up the above-mentioned frequency more than 50Hz (preferably 80Hz) in the power control circuit for automobiles concerning this invention.

[0028] On the contrary, when this frequency is too high, there is a possibility that change of a gate signal cannot be followed but FET12 may become impossible to it as for good PWM control, but if the above-mentioned frequency is set as 5000Hz or less (preferably 1000Hz or less), even if it uses MOSFET comparatively cheap as FET12, change of a gate signal can be followed enough and good PWM control can be realized.

[0029] In addition, although MOSFET of an enhancement type is shown in drawing 1 , even if it uses MOSFET of depletion type, it cannot be overemphasized that the same effectiveness is acquired.

[0030] The gestalt of the 2nd operation is shown in drawing 2 . Here, n channel MOS FET is used for FET12, a dc-battery is connected to the drain, and the load 10 is connected to the source. The gate signal creation means 14 is connected between the load 10 and the ground through the charge pump 20, and the electrical-potential-difference difference stabilized with the above-mentioned charge pump 20 between the source of FET12 and the input edge of the gate signal creation means 14 is secured. And the capacitor 18 is arranged on these charge pump 20 and the gate signal creation means 14, and juxtaposition.

[0031] By creating the pulse signal which has a predetermined duty ratio with the gate signal creation means 14 also in such a circuit, and being outputted to the gate of FET12 As if the current which flows into a load 10 through between the drain-source from a dc-battery is controlled, both The noise resulting from the change in this current is effectively controlled by the time amount rate of change of the above-mentioned pulse signal being lowered by operation of a capacitor 18, and making loose the change in a current which flows between the drain-source.

[0032] In addition, in this invention, the above-mentioned charge pump 20 is omissible suitably. Moreover, this invention can take various operation gestalten according to a specification besides each gestalt shown above.

[0033]

[Example] this invention person etc. experimented using the circuit shown in drawing 3 . The basic configuration of this circuit is equivalent to the circuit shown in said drawing 1 , and the lead accumulator 22 of 12V is used for the power source. And the source of FET12, the gate signal creation means 14, and a capacitor 18 are connected to the positive electrode of this lead accumulator 22, the load 10 is connected to the negative electrode, and the loop formation of the negative electrode of the drain -> load 10 -> lead accumulator 22 of source ->FET12 of positive-electrode ->FET12 of a lead accumulator 22 is formed.

[0034] In this circuit, what set the resistance R of 1.0 micro F and resistance 16 to 0.2 ohms for the electrostatic capacity of a capacitor 18 (namely, thing which set the value of Product RC to 2x10-7) is made into example **. What set the resistance R of 1.0 micro F and resistance 16 to 10 ohms for the electrostatic capacity of a capacitor 18 (namely, thing which set the value of Product RC to 1x10-5) is made into example **. While making into the example of a comparison what omitted the capacitor 18 and set the resistance R of resistance 16 to 0.2 ohms the conductor which investigates the wave of the input signal to the gate in each example, and the output signal from a drain, respectively, and connects a load 10 and the negative electrode of a lead accumulator 22 -- radio 24 was brought close to a part and the existence of the noise generating was checked. A signal wave form [in / for the signal wave form in the example of a comparison / example **] is shown in drawing 4 (b) at drawing 4 (a), and the check result of the existence of noise generating is shown in the following table 1, respectively.

[0035]

[Table 1]

[0036] As shown in the above-mentioned table 1, in the example of a comparison, the noise is checked in both bands. Since the pulse signal of the shape of an abbreviation rectangle shown in the lower berth of drawing 4 (a) is inputted into the gate as it is, as shown in the upper case of this drawing (a), it fluctuates steeply (the momentarily remarkable pulse has especially occurred in the electrical-potential-difference standup.), and by this, fluctuation rapid also on the flowing current produces between a source-drain, and this can also consider a drain electrical potential difference to be what has caused the above-mentioned noise.

[0037] On the other hand, in example ** and **, the noise is eliminated in the both sides of FM band and AM band. As shown in the lower berth of drawing 4 (b), in connection with the standup and falling of gate voltage being made loose by operation of a capacitor 18, this also fluctuates gently the current between the drain electrical potential difference shown in the upper case of this drawing (b), and a source-drain, and can be considered to be because for generating of the noise resulting from the steep change in a current to be avoided.

[0038]

[Effect of the Invention] It be the cheap and compact configuration of use neither a shielding layer nor a special electric wire since the capacitor to which the time amount rate of change of gate voltage be reduce be connect , in the middle of the circuit from a gate signal creation means to by_which this invention create the gate signal for PWM control as mentioned above to the gate of FET , and there be effectiveness which can control the noise resulting from the steep change in the current between the source-drains of Above FET , perform good PWM control .

[0039] Here, if the product RC of the resistance R of a circuit until it reaches [from the above-mentioned gate signal creation means] the above-mentioned gate (omega), and the electrostatic capacity C of the above-mentioned capacitor (F) is set or less [1x10 to 7 or more] to 1x10 to five, effective noise control can be performed, realizing good PWM control.

[0040] Moreover, if the frequency of the pulse signal created with the above-mentioned gate signal creation means is set to 50Hz or more, the smooth operating state of a load is securable.

[0041] Moreover, if the above-mentioned frequency is set as 5000Hz or less, the effectiveness that good PWM control is realizable will be acquired, using MOSFET with the cheap and moreover comparatively high withstand voltage engine performance.

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the gestalt of operation of the 1st of this invention.

[Drawing 2] It is the circuit diagram showing the gestalt of operation of the 2nd of this invention.

[Drawing 3] It is the circuit diagram showing the example of this invention.

[Drawing 4] Drawing having shown the wave of the gate input signal in the power control circuit which (a) requires for the example of a comparison, and a drain output signal, and (b) are drawings having shown the wave of the gate input signal in the power control circuit concerning the example of this invention, and a drain output signal.

[Drawing 5] It is the circuit diagram showing an example of the conventional power control circuit.

[Description of Notations]

10 Load
12 FET (Field-effect Transistor)
14 Gate Signal Creation Means
18 Capacitor
22 Lead Accumulator (Power Source)